

JTAG デバッガ PARTNER-Jet2 が エヌエスアイテクス様の次世代半導体 IP である DFP 搭載 テストチップ・テストボードの開発環境に対応

2019 年 1 月 16 日
京都マイクロコンピュータ株式会社

京都マイクロコンピュータ株式会社（以下 KMC と記載）は、株式会社エヌエスアイテクス様（以下エヌエスアイテクス様 と記載）が開発を進めている次世代半導体 IP(Data Flow Processor；以下 DFP と記載)を搭載したテストチップ・テストボードの開発環境として、KMC 製 JTAG デバッガである PARTNER-Jet2 が対応したことを発表します。

なお、本日 2019 年 1 月 16 日から 2019 年 1 月 18 日まで東京ビッグサイトで開催される 第 11 回 オートモーティブワールドのエヌエスアイテクス様ブース（ブース番号 E56-17）では、PARTNER-Jet2 を使ってデバッグ・トレース環境の検証を共同で行ってきた DFP 搭載テストチップ・ボードが展示されます。

1 DFP について

DFP は、CPU、GPU に次ぐ第三のプロセッサとして、エヌエスアイテクス様が開発を進めている IP です。アプリケーションに依存しない汎用的な用途を実現するため、電力効率の高い並列プロセッサ構成となっています。

エヌエスアイテクス様では DFP の性能を実証するためのテストチップおよびこれを搭載するテストボードの開発を完了し、試作製造を開始しました。

今回開発したテストチップには DFP に加えて、CPU と複数のインタフェースを搭載しており、車載だけではなく様々な組込みシステム領域のアプリケーションにおいて DFP の性能を実証する予定となっています。

2 JTAG デバッガ PARTNER-Jet2 について

PARTNER-Jet2 はエンジニアの立場から徹底的にその機能や使い勝手を追求し、デバッグと解析を極めた JTAG デバッガです。高速・大容量トレースを活かした豊富な性能解析機能やマルチプロセッサ対応など、ユーザーシステムの隅々まで詳細なデバッグができる点が大きな特徴です。

KMC はこれまでエヌエスアイテクス様とともに DFP 搭載テストチップ・テストボードのデバッグ・トレース環境を検討し、PARTNER-Jet2 を使ったデバッグ・トレース環境を共同で検証してきました。今後も、DFP の実証試験をはじめ、エヌエスアイテクス様とともに DFP ユーザー様における開発を支援していきます。

本発表にあたり、株式会社エヌエスアイテクス 取締役兼 CTO の杉本英樹様より、以下のコメントをいただいています。

株式会社エヌエスアイテクスでは、次世代半導体 IP である DFP の市場投入に向け、試作チップの開発初期段階から京都マイクロコンピュータ株式会社様とデバッグ環境について検討を行ってきました。今後も実証試験やユーザー様での開発に向け、充実したデバッグ環境の構築を一緒に進めていきたいと思っております。

次世代半導体 IP 「DFP」 搭載テストチップについて（株式会社エヌエスアイテクス様のウェブサイト）

<https://nsitexe.com/archives/618>

PARTNER-Jet2 について

<http://www.kmckk.co.jp/jet2/>

※本資料に掲載されている情報（製品仕様等を含む）は、発表日現在の情報です。その後予告なしに変更される可能性があります。