

## NEDO 委託事業「セキュアオープンアーキテクチャ向けコンパイラ バックエンドおよび対応ランタイム環境の設計・開発」 に係る共同研究開発を実施

～ 急成長が見込まれるオープンなプロセッサ IP である RISC-V コア向けの  
OS 及び開発ツールの研究開発と国内ベンダエコシステムの確立を目指す ～

2020 年 8 月 12 日

京都マイクロコンピュータ株式会社

京都マイクロコンピュータ株式会社（本社：京都府京都市、代表取締役：山本 彰一、以下京都マイクロコンピュータ）は、イーソル株式会社（本社：東京都中野区、代表取締役社長：長谷川 勝敏、以下イーソル）、株式会社ユーリカ（本社：愛知県名古屋市、代表取締役：波多野 祥二、以下ユーリカ）、株式会社エヌエスアイテクス（本社：東京都港区、代表取締役：新見 幸秀、以下エヌエスアイテクス）と共同で、国立研究開発法人新エネルギー・産業技術総合開発機構（以下 NEDO）により「高効率・高速処理を可能とする AI チップ・次世代コンピューティングの技術開発事業／革新的 AI エッジコンピューティング技術の開発」の開発テーマの一つとして 2020 年 7 月に採択された「セキュアオープンアーキテクチャ基盤技術とその AI エッジ応用研究開発」の委託事業（以下本事業）への取り組みを開始します。

本事業は、既存の RISC-V 開発環境に対して国内活用の観点で不足している OS や開発ツール面での機能を開発すると共に RISC-V の標準への採用を働きかけ、世界的なオープンアーキテクチャの普及促進を図ります。また、本プロジェクトを国内の有力組込みツールベンダを中心に推進することにより、急成長が見込まれるオープンなプロセッサ IP である RISC-V の国内ベンダエコシステムの確立を目指します。

本事業では、現存する RISC-V の開発環境をベースに、ユーザから必要とされている要件を成立させるために現在不足している OS や開発ツールの開発と実証評価を行います。特に組込みシステムで競争力を発揮するために重要となる処理効率・リアルタイム性を確保することを重視しています。プロジェクト終了後には各企業によりサポートを含むビジネスを展開することで、国内外の組込みシステムを開発する機器メーカー等における RISC-V の利活用を強力的に支援していきます。

## 本事業における各社の役割

---

京都マイクロコンピュータは、RISC-V に最適化されたマルチコア対応の高性能 RTE<sup>\*1</sup>(OS)に対応する、ベクトル化を含む C 言語コンパイラ及びツールチェーンの研究・開発を行います。コンパイラは LLVM/Clang をベースとし、RTE と連携できる実行時バグ検出機能を実装します。これらの研究・開発により並列化プログラミングの開発効率の向上を目指します。また、これらの研究開発を通して RISC-V コミュニティの発展に貢献していきます。

イーソルは、組込みシステムに必要とされかつ RISC-V の標準・環境で不足している RISC-V に最適化されたマルチコア対応の高性能 RTE(OS)の設計・開発を行い、さらに、イーソルの並列化支援ツールである eMBP<sup>®</sup>の RISC-V 対応開発を行っていきます。具体的にはイーソルがチェアを務める IEEE Std. 2804 で標準化している SHIM<sup>\*2</sup> XML<sup>\*3</sup> の RISC-V 版の開発を行い、この RISC-V SHIM XML を RISC-V のオープンソースコミュニティに公開することで、標準化の普及を促進していきます。

ユーリカは、セキュアオープンアーキテクチャに対応した RTE のオープンソース化の実証ならびに POC<sup>\*4</sup> システムとして FPGA<sup>\*5</sup> を想定した対応評価環境を設計・開発します。また、組込み用途向けスレッドライブラリの研究・開発を実施します。さらに RISC-V のオープンコミュニティの育成支援を積極的に行うと共に、RTE のオープンソース化によるコミュニティの運営を目指します。

エヌエスアイテクスは、マルチコア RISC-V システムで必要とされる並列プログラミング環境の開発を行います。具体的には、既存ソフトウェア資産の移行性確保の手段として OpenMP ベースのディレクティブプログラミング環境、及びニューラルネットワークや自動運転等の新しいアプリケーションソフトウェア開発のために OpenCL, SYCL 処理系を実装します。

-----  
\*1 RTE : Runtime Environment (ランタイム環境) の略称

\*2 SHIM : Software-Hardware Interface for Multi-many-core (マルチコア、メニーコア環境向け構造記述仕様) の略

\*3 XML : Extensible Markup Language (拡張可能なマークアップ言語) の略称

\*4 POC : Proof of Concept (概念実証) の略称

\*5 FPGA : Field Programmable Gate Array (現場でプログラム可能なゲートアレイ) の略称

## 補足資料

---

### 【イーソル株式会社について】

イーソルは、革新的なコンピュータテクノロジーで豊かな IoT 社会を創造する、1975 年創業の、組込み・IoT 分野のリーディング企業です。リアルタイム OS 技術を核とするソフトウェアプラットフォーム製品とプロフェッショナルサービスは、厳しい品質基準が求められる車載システムを筆頭に、FA、人工衛星、デジタル家電を含むあらゆる分野で、世界中で採用されています。最先端の自社製品の研究・開発や、主要メーカーや大学機関との共同研究に加え、AUTOSAR、マルチ・メニーコア技術の標準化活動を積極的に進めています。

イーソルは、1963 年に発足した、アメリカに本部を置く世界規模の電気工学・電子工学の学会である、IEEE におけるコンピュータに関する分科会 SHIM ワーキンググループのチェアを務めています。

▽ イーソル 会社情報：<https://www.esol.co.jp/company/greeting.html>

### 【株式会社ユーリカについて】

ユーリカは、オープンソースソフトウェアを主としてハイパーバイザーといった組み込み系のソフトウェアおよび、ハードウェアに深くかかわるソフトウェアソリューションならびにツール C2RGate を提供しています。

▽ ユーリカ 会社情報：<http://www.eureka-oss.com/>

### 【株式会社エヌエスアイテクスについて】

NSITEXE は、2017 年(株)デンソーの 100%子会社として創業し、半導体 IP の開発、ライセンス提供を行います。

革新的プロセッサ技術により開発した、CPU、GPU に次ぐ第三のプロセッサである DFP(データフロープロセッサ)は、電力効率の高い並列プロセッサであり、アプリケーションに依存しない汎用的な用途を実現します。

豊富な車載経験に基づき設計・開発を行い、高効率、高品質な半導体 IP により、幅広いアプリケーションに対応し、次世代の半導体技術の進化に貢献します。

▽ エヌエスアイテクス 会社情報：<https://nsitexe.com/>

- ・ イーソル、イーソル株式会社、eSOL、eMBP は、イーソル株式会社の日本及びその他の国における登録商標または商標です。
- ・ エヌエスアイテクス、株式会社エヌエスアイテクス、NSITEX は、株式会社エヌエスアイテクスの日本及びその他の国における登録商標または商標です。
- ・ その他、記載された会社名および製品名は、各社・各団体の登録商標または商標です。

■本リリースに関するお問い合わせ先



京都マイクロコンピュータ株式会社 管理部

Tel : 075-335-1050

e-mail : [jp-info@kmckk.co.jp](mailto:jp-info@kmckk.co.jp)

URL : <http://www.kmckk.co.jp/>



イーソル株式会社 マーケティング室

Tel : 03-5302-1360 / Fax : 03-5302-1361

e-mail : [media@esol.co.jp](mailto:media@esol.co.jp)

URL : <https://www.esol.co.jp/>



株式会社ユーリカ 担当 幸田

Tel : 052-962-3207 / Fax : 052-961-8818

e-mail : [info-eureka@eureka-oss.com](mailto:info-eureka@eureka-oss.com)

URL : <https://www.eureka-oss.com>



NSI-TEXE

株式会社エヌエスアイテクス

URL : <https://nsitexe.com/>