

ARM 20Pin プローブ(ETM 非対応 Ver3) 取扱説明書

JTAG ケーブルの接続

本製品の JTAG ケーブルでターゲットボード上の 20 ピン JTAG コネクタと PARTNER-Jet の JTAG コネクタを接続します。JTAG 機能を使ったデバッグを行う場合はターゲットボード上に、JTAG ケーブルを接続するための回路やコネクタが必要になります。次の図を参考にしてターゲット上に回路を用意しておいてください。また、必ずご使用の CPU のユーザーズマニュアルも合わせてご確認ください。ARM では、以下の 2 種類の JTAG コネクタと 1 種類の ETM コネクタが定義されています。本製品では 20 ピンコネクタを使用します。20 ピンコネクタ以外のコネクタについては、それぞれの取扱説明書を参照してください。

20 ピンコネクタ：(ETM 非対応) 本製品で使用するコネクタ

2.54 ピッチで 20 ピンのボックスコネクタのフル仕様タイプ。

Ver3 プローブは、SWD 接続にも対応しています。

14 ピンコネクタ：(ETM 非対応)

2.54 ピッチで 14 ピンのボックスコネクタの簡易仕様タイプ。

38 ピン ETM コネクタ：(ETM 対応)

38 ピン高密度インピーダンスマッチコネクタ(AMP 製 Mictor コネクタ) で ETM 対応タイプ。

(1)ターゲットボード上に用意する 20 ピン JTAG コネクタ(JTAG 接続 / ETM 非対応)

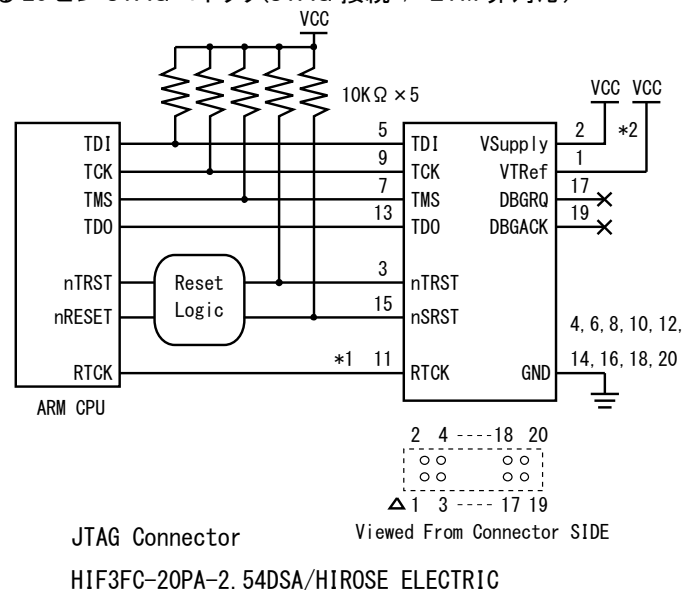


図 JTAG 接続コネクタ推奨回路例

注 1. パターン長はできるだけ短くしてください。

注 2. TCK 信号のクロックパターン長はできるだけ短くして、GND で囲んでシールドしてください。

注 3. *2 コネクタの Vsupply/VTref ピンは、ターゲットの I/O 電源に直接接続することを推奨します。ただし、本 Ver.2 プローブに限り 10KΩ までの抵抗を介した接続を許容します。接続にかんしては、『(4)ターゲット電源入力設定』を参照してください。

注 4. リセット回路は、『(2)リセット回路について』(次頁) を参照してください。

注 5. RTCK 信号(*1) は、CPU 側に端子が無い場合は未接続または GND に接続してください。DBGQR/DBGACK 信号はオプションです。CPU 側に端子がある場合は接続することを推奨します。

(2)ターゲットボード上に用意する 20 ピン SWD コネクタ(SWD 接続)

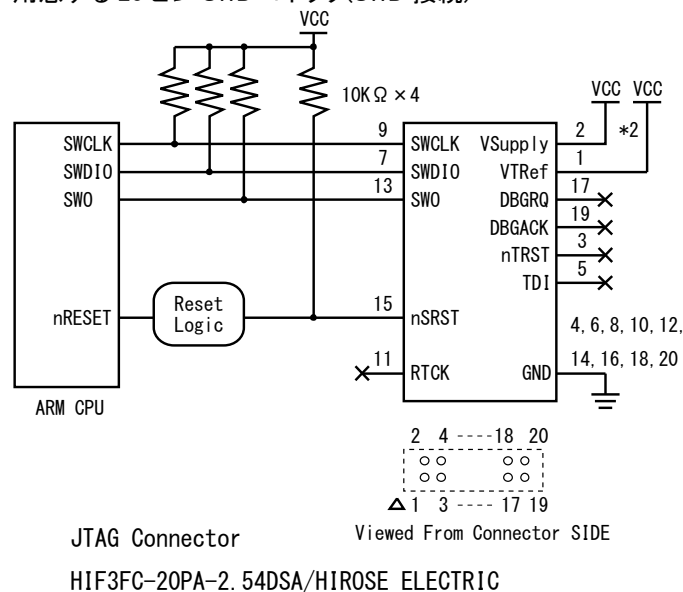


図 JTAG 接続コネクタ推奨回路例

注 1. パターン長はできるだけ短くしてください。

注 2. TCK 信号のクロックパターン長はできるだけ短くして、GND で囲んでシールドしてください。

注 3. *2 コネクタの Vsupply/VTref ピンは、ターゲットの I/O 電源に直接接続することを推奨します。ただし、Ver.3 プロブでは 10KΩ までの抵抗を介した接続を許容します。接続にかんしては、『(4)ターゲット電源入力設定』を参照してください。

(3) リセット回路について

CPU のリセット回路は、以下のように動作するように設計してください。

1: パワーオン時

- ・CPU の n RESET アサート
- ・CPU の nTRST をアサート

2:nSRST および nICERST アサート時

- ・CPU の n RESET アサート

3:nTRST アサート時

- ・CPU の n TRST アサート

4: ターゲットボード上のリセットスイッチなどの他の要因

- ・CPU の n RESET アサート

なお、nSRST は、オープンコレクタの双方向信号です。したがって、CPU に対してリセット信号をアサートする場合に、nSRST 信号も同時に Low にドライブすることを推奨します。

コントロールプローブのリセットプローブ(白色ケーブル)からリセット信号(負論理オープンコレクタ)が出力されています。もし、ターゲットのシステム全体をリセットしたい場合など要求があるなら、リセットプローブをターゲットのリセット回路に接続することもできます。

(4) JTAG コネクタピン配列

コネクタ型番 HIF3FC-20PA-2.54DSA (ヒロセ電機株式会社製)
 HIF3FC-20PA-2.54DSA(71) (ヒロセ電機株式会社製)

表 JTAG コネクタ (20 ピンタイプ) ピン配列

コネクタピン番号	CPU 信号名	備考
1	VTRef	ターゲット I/O 電源 (*2)
2	VSupply	ターゲット I/O 電源 (*2)
3	nTRST	
4	GND	
5	TDI	
6	GND	
7	TMS/SWDIO	(*3)
8	GND	
9	TCK/SWCLK	(*3)
10	GND	
11	RTCK	
12	GND	
13	TDO/SWO	(*3)
14	GND	
15	nSRST	CPU リセット信号双方向 (オープンコレクタ)
16	GND	
17	DBGREQ	オプション (*1)
18	GND	
19	DBGACK	オプション (*1)
20	GND	

注1. *1 の信号は、CPU 側でサポートされている場合に JTAG コネクタに接続することを推奨します。

注2. *2 コネクタの Vsupply/VTref ピンは、ターゲットの I/O 電源に直接接続することを推奨します。ただし、Ver.3 プロンプでは 10KΩ までの抵抗を介した接続を許容します。接続に関しては、『(5) ターゲット電源入力設定』を参照してください。

注3. *3 Serial Wire モードで使用する場合 9pin は SWCLK、7pin は SWDIO、13pin は SWO で動作します。Serial Wire モードの設定に関しては、インストールされた¥KMC¥WJETARM¥Document¥readme_cs.txt を参照してください

(5)JP 設定

ターゲット I/O 電源の選択を行います。ターゲット I/O 電源が推奨回路図のとおり接続されている場合は、変更の必要はありません。ターゲット I/O 電源が VTRef(1ピン)と VSupply(2ピン)のどちらか一方に接続されている場合に JP1 で設定します。

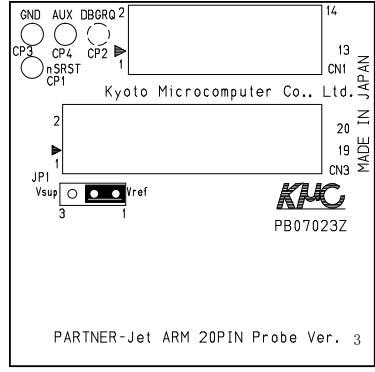


図 ターゲット電源 JP

ターゲット電源入力設定 (JP1)

ターゲット I/O 電圧の入力ピンの選択を行います。JP1 で VTRef(1ピン)と VSupply(2ピン)の入力ピンを選択します。出荷時は VTRef(1ピン)になっています。ターゲット I/O 電源が接続されているピンを選択してください。本プローブでは、抵抗等介して電源に接続されていても接続できます。電圧範囲は、1.8V-3.3V の範囲を許容します。

JP 設定	設定内容	備考
1-2	VTRef(1ピン)	出荷時の状態
2-3	VSupply(2ピン)	

表 ターゲット電源入力設定