

SH7615/16/18/19 SH7201/03/06/11/61/63 SH7083/84/85 SH7146/49 SH7124/25 の場合

Model40 では、SH7083/84/85,SH7146/49 で信号の電圧レベルは 5V には対応していません。3.3V のターゲットシステムでのみご使用ください。Model10/20/30 では 5V のターゲットでもご使用いただけます。

JTAG コネクタ (14 ピンタイプ)

JTAG 機能を使ったデバッグを行う場合は、ターゲットボード上に JTAG ケーブルを接続するための回路やコネクタが必要になります。14 ピンタイプの JTAG コネクタは、AUD 機能を使ったリアルタイムトレースはサポートしていません。

以下の図を参考にしてターゲット上に回路を用意しておいてください。また、必ずご使用の CPU のユーザーズマニュアルもあわせてご確認ください。

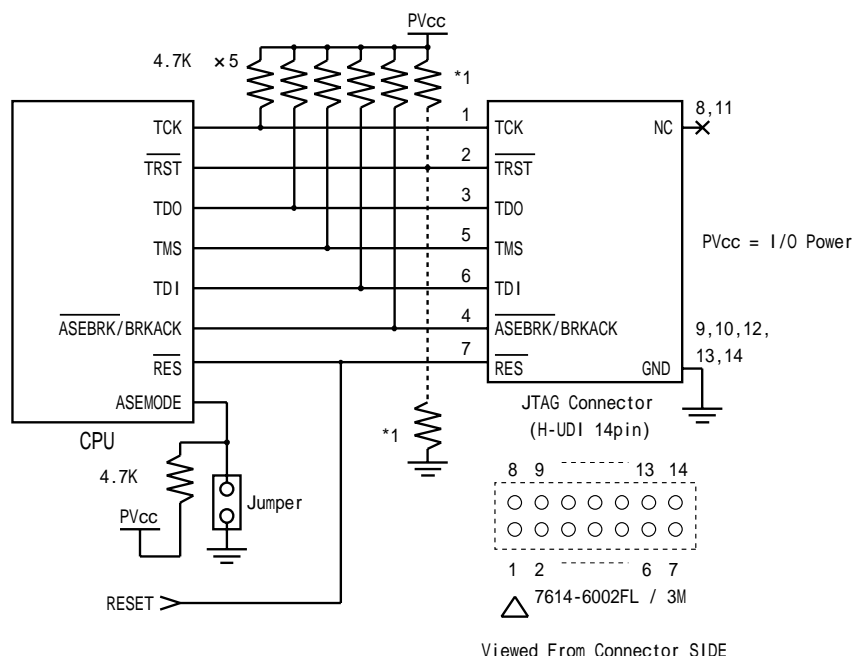


図 2-17 JTAG 接続コネクタ推奨回路例 (14 ピンタイプ)

- 注 1. パターン長はできるだけ短くしてください。(パターン長は 100mm を超えないようにしてください)
- 注 2. JTAG モードでデバッグする場合には、ジャンププラグ (JP) をショートします。
JTAG デバッガを使用しない場合は、ジャンププラグ (JP) はオープンにします。
- 注 3. JTAG コネクタ実装時、周囲 3mm 四方に他の部品を配置しないでください。
- 注 4. 各信号は、CPU から JTAG コネクタに直接配線してください。
- 注 5. SH7615,16,18,19 では ASEBRK/BRKACK 信号は存在しないため、接続しません。
- 注 6. 11 番ピン (NC ピン) は未接続または電源 (PVcc) に接続してください。
- 注 7. *1 2 番ピン (/TRST) は、SH7618/19/SH7201/03/06/61/63 の場合には 1K でプルダウンその他の CPU では 4.7K でプルアップしてください。

注 8. ASEMODE 端子は jumper を接続する代わりに 9 ピンに接続すると、デバッグ接続時に自動的にデバッグモードにすることが可能です。ASEMODE 端子は jumper を接続する代わりに 9 ピンに接続すると、デバッグ接続時に自動的にデバッグモードにすることが可能です。

注 9. /ASEBRKAK, /ASEBRK 端子（入出力端子）は FWE 端子（入力端子）とマルチプレクスになっているため、デバッグを使用して、かつユーザ実機の単体動作を可能とする端子処理は Vcc もしくは GND に直結せず、4.7k Ω 以上のプルアップもしくは 100k Ω のプルダウンとしてください。また、デバッグを使用されない場合の端子処理についてはデバイスのハードウェアマニュアルを参照してください。

JTAG コネクタ (36 ピンタイプ)

AUD 付きの場合、以下の図を参考にしてターゲット上に回路を用意しておいてください。
また、必ずご使用の CPU のユーザズマニュアルもあわせてご確認ください。

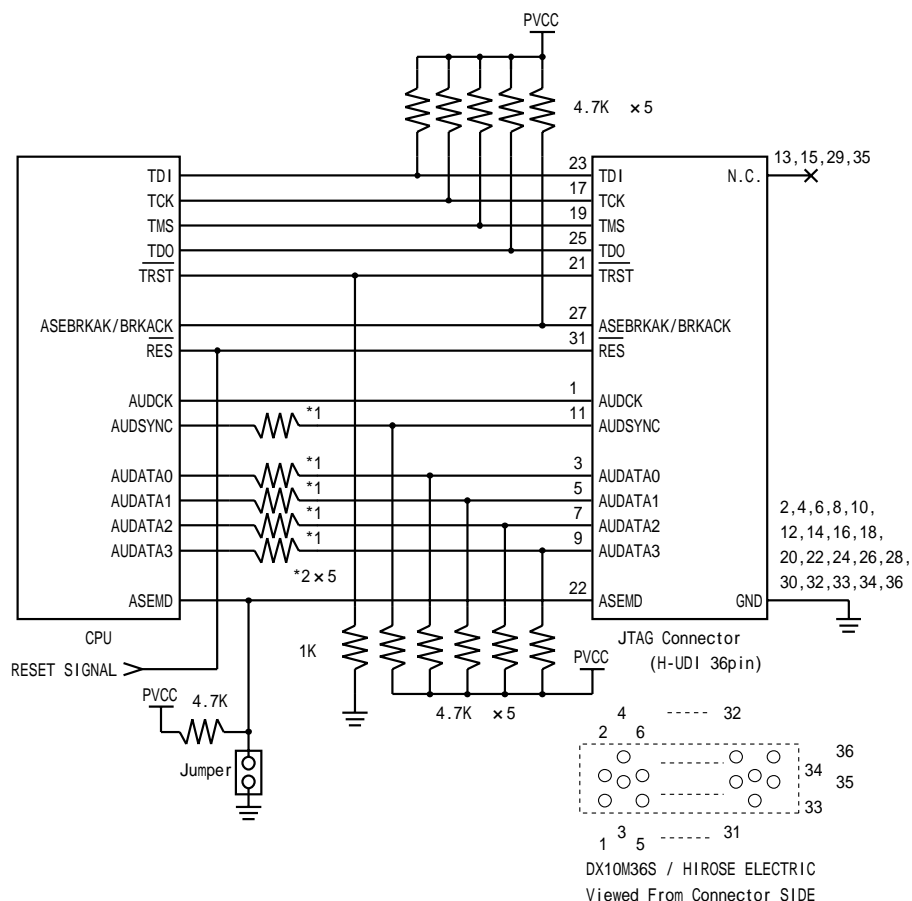


図 2-18 JTAG 接続コネクタ推奨回路例 (36 ピンタイプ)

- 注 1. パターン長はできるだけ短くしてください。
- 注 2. JTAG モードでデバッグする場合には、ジャンププラグ (JP) をショートします。
JTAG デバッガを使用しない場合は、ジャンププラグ (JP) はオープンにします。
- 注 3. JTAG コネクタ実装時、周囲 3mm 四方に他の部品を配置しないでください。
- 注 4. 各信号は、CPU から JTAG コネクタに直接配線してください。
- 注 5. SH7615,16,18,19 では ASEBRK/BRKACK 信号は存在しないため、接続しません。
- 注 6. /TRST は、SH7618/19/SH7201/03/06/61/63 の場合には 1K でプルダウンその他の CPU では 4.7K でプルアップしてください。
- 注 7. *1 SH7206 では AUD 端子のうち AUDATA3 ~ 0 は選択する端子によりダンピング抵抗が必要です。*2 ダンピング抵抗が必要な端子 (D16/IRQ0/_POE4/AUDATA0/PD16, D17/IRQ1/_POE5/AUDATA1/PD17,D18/IRQ2/_POE6/AUDATA2/PD18, D19/IRQ3/_POE7/AUDATA3/PD19)。ダンピング抵抗が不要な端子 (TEND1/TIOC0D/AUDATA3/PE3, IOIS16/RXD3/TIOC1A/AUDATA2/PE4, _CS6/_CE1B/TXD3/TIOC1B/AUDATA1/PE5, _CS7/SCK3/TIOC2A/AUDATA0/PE6)
- 注 8. ASEMODE 端子は jumper を接続する代わりに 22 ピンに接続すると、デバッガ接続時に自動的にデバッグモードにすることが可能です。

JTAG コネクタ (38 ピンタイプ)

以下の図を参考にしてターゲット上に回路を用意しておいてください。また、必ずご使用の CPU のユーザーズマニュアルもあわせてご確認ください。

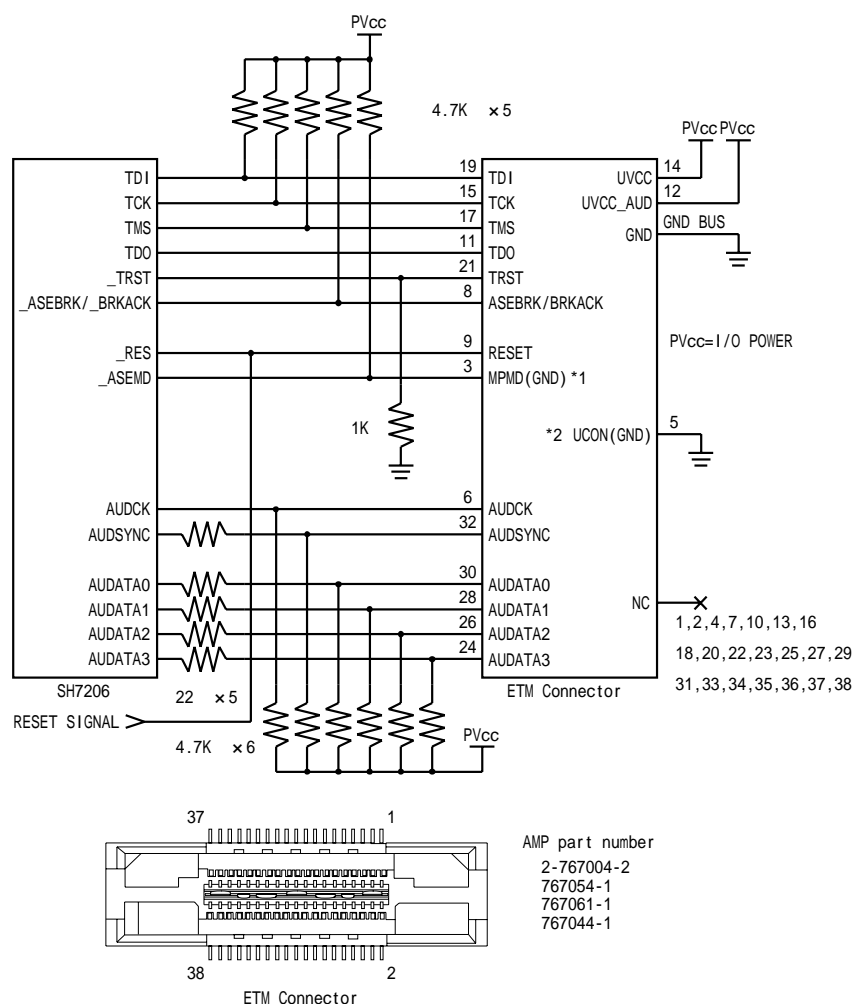


図 2-19 JTAG 接続コネクタ推奨回路例 (38 ピンタイプ)

注 1. パターン長はできるだけ短くしてください。GND BUS、は必ず基板の GND に接続してください。

注 2. AUDCK 信号のクロックパターン長はできるだけ短くして、GND で囲んでシールドしてください。

注 3. 各信号は、CPU から JTAG コネクタに直接配線してください。

注 4. TCK の周波数は CPU のコアクロックの 1/2 より低くなるように設定してください。

注 5. *1 プロブを接続することで、デバッグモードにする場合には、ASEMD 信号をプルアップして接続して下さい。

注 6. *2 UCON 信号はプロブの入力に接続されています。GND に接続してください。

注 7. SH7206 では AUD 端子のうち AUDATA3 ~ 0 は選択する端子によりダンピング抵抗が必要です。ダンピング抵抗が必要な端子 (D16/IRQ0/_POE4/AUDATA0/PD16, D17/IRQ1/_POE5/AUDATA1/PD17, D18/IRQ2/_POE6/AUDATA2/PD18, D19/IRQ3/_POE7/AUDATA3/PD19)。ダンピング抵抗が不要な端子 (TEND1/TIOC0D/AUDATA3/PE3, IOIS16/RXD3/TIOC1A/AUDATA2/PE4, _CS6/_CE1B/TXD3/TIOC1B/AUDATA1/PE5, _CS7/SCK3/TIOC2A/AUDATA0/PE6)。

注 8. UVCC/UVCC_AUD ピンは、ターゲットの I/O 電源に接続してください。